

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-353504

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

H01L 33/00

H01L 21/314

H01L 21/316

(21)Application number : 2002-134168

(71)Applicant : LUMILEDS LIGHTING US LLC

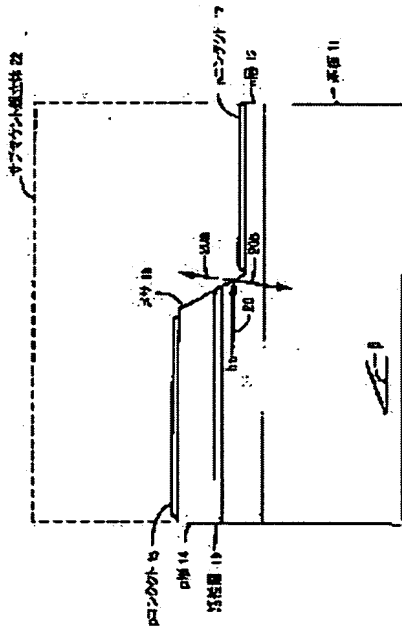
(22)Date of filing : 09.05.2002

(72)Inventor : BHAT JEROME CHANDRA  
STEIGERWALD DANIEL A

(30)Priority

Priority number : 2001 852857 Priority date : 09.05.2001 Priority country : US

(54) SEMICONDUCTOR LED FLIP-CHIP IMPARTED WITH HIGH REFLECTIVITY DIELECTRIC COATING ON MESA



(57)Abstract:

PROBLEM TO BE SOLVED: To provide an LED structure which minimizes the loss of light incident at an angle ranging from -10 to 30 degrees with respect to a substrate in a mesa wall.

SOLUTION: In one embodiment, a high reflectivity dielectric stack is formed on the mesa wall of a flip-chip LED. The layers of the dielectric stack are selected to maximize reflection of light incident at an angle ranging from -10 to 30 degrees, relative to the substrate. The dielectric stack is comprised of alternating low refractive index and high refractive index layers, and in some embodiments, the LED is a III-nitride device with a p-contact containing silver, the dielectric stack layer adjacent to the mesa wall has a low refractive index compared to GaN, and one with low refractive index layer is Al<sub>2</sub>O<sub>3</sub>.

## LEGAL STATUS

[Date of request for examination]

09.05.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-353504

(P2002-353504A)

(43) 公開日 平成14年12月6日 (2002. 12. 6)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 4 1
21/314		21/314	M 5 F 0 5 8
21/316		21/316	M

審査請求 未請求 請求項の数19 O L (全 9 頁)

(21) 出願番号 特願2002-134168(P2002-134168)  
(22) 出願日 平成14年5月9日(2002. 5. 9)  
(31) 優先権主張番号 09/852857  
(32) 優先日 平成13年5月9日(2001. 5. 9)  
(33) 優先権主張国 米国 (U S)

(71) 出願人 500507009  
ルミレッズ ライティング ユーエス リ  
ミテッドライアビリティカンパニー  
アメリカ合衆国 カリフォルニア州  
95131 サン ホセ ウェスト トリンプ  
ル ロード 370  
(72) 発明者 ジェローム チャンドラ パート  
アメリカ合衆国 カリフォルニア州  
94131 サン フランシスコ ウォーレン  
ドライブ #301 470  
(74) 代理人 100059959  
弁理士 中村 稔 (外9名)

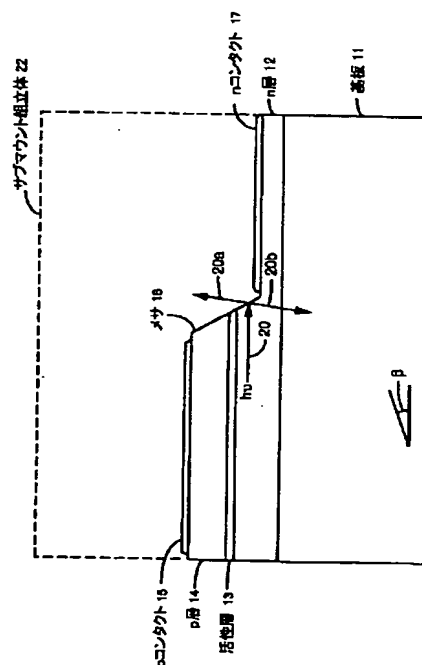
最終頁に続く

(54) 【発明の名称】 メサ上に高反射誘電被覆が施された半導体LEDフリップチップ

(57) 【要約】

【課題】 基板に対して-10から30度までの間の角度で入射する光のメサ壁での損失を最小限にするLED構造。

【解決手段】 本発明の一実施形態において、フリップチップLEDのメサ壁上に高反射性の誘電体スタックが形成される。誘電体スタックの層は、基板に対して-10から30度までの範囲の角度で入射する光の反射が最大になるように選択される。誘電体スタックは、低屈折率層と高屈折率層の交互層からなる。いくつかの実施形態において、LEDは、銀を含むpコンタクトを有するIII族窒化物デバイスであり、メサ壁に隣接する誘電体スタック層は、GaNに比べて低い屈折率を有し、低い屈折率の層は、Al<sub>2</sub>O<sub>3</sub>である。



## 【特許請求の範囲】

【請求項1】 基板と、

前記基板の上に重なるn型層と、

前記n型層の上に重なる活性領域と、

前記活性領域の上に重なるp型層と、

前記n型層に結合されたnコンタクトと、

銀を含み、前記p型層に結合されたpコンタクトと、を  
備え、前記nコンタクトと前記pコンタクトがデバイスの同じ  
側に形成され、前記nコンタクトがメサ壁によって前記 10  
pコンタクトから電氣的に隔離され、前記メサ壁上に高反射性の誘電体スタックが形成され  
た、ことを特徴とする発光デバイス。【請求項2】 前記n型層、前記活性領域、及び前記p  
型層が、III族窒化物材料であることを特徴とする請求  
項1に記載の発光デバイス。【請求項3】 前記メサ壁と前記基板のなす角度が、約  
35度から55度までであることを特徴とする請求項1  
に記載の発光デバイス。【請求項4】 前記高反射性の誘電体スタックが、前記 20  
n型層、前記p型層、及び前記活性領域のいずれの屈折  
率よりも低い第1の屈折率を有する第1の材料と、前記  
第1の屈折率よりも高い第2の屈折率を有する第2の材  
料との交互層を含むことを特徴とする請求項1に記載の  
発光デバイス。【請求項5】 前記高反射性の誘電体スタックがm個の  
層を含み、mは、7より小さいか又は7に等しいことを  
特徴とする請求項1に記載の発光デバイス。【請求項6】 前記高反射性の誘電体スタックの上に重  
なる金属層を更に備え、前記金属層が、前記pコンタ  
クトと前記nコンタクトのうち1つに結合されたことを特  
徴とする請求項1に記載の発光デバイス。【請求項7】 前記高反射性の誘電体スタックが、前記  
メサ壁の上に形成された第1の誘電体層と、前記第1の  
誘電体層の上に形成された第2の誘電体層とを含み、  
前記第1の誘電体層が、前記n型層、前記p型層、及び  
前記活性領域のいずれの屈折率よりも低い第1の屈折率  
を有し、  
前記第2の誘電体層が、前記第1の屈折率よりも高い第  
2の屈折率を有する、ことを特徴とする請求項1に記載 40  
の発光デバイス。【請求項8】 前記第1の誘電体層が、ケイ素の酸化  
物、ケイ素の窒化物、ケイ素の酸窒化物、アルミニウム  
の酸化物、リチウムのフッ化物、カルシウムのフッ化  
物、及びマグネシウムのフッ化物からなる群から選択さ  
れることを特徴とする請求項7に記載の発光デバイス。【請求項9】 前記第2の誘電体層が、III族窒化物材  
料、チタンの酸化物、ハフニウムの酸化物、ジルコニウ  
ムの酸化物、タンタルの酸化物、スズの酸化物、マンガ  
ンの酸化物、及びアンチモンの酸化物からなる群から選 50択されることを特徴とする請求項7に記載の発光デバイ  
ス。

【請求項10】 前記第1の誘電体層の厚さが、

$$\frac{n\lambda}{4} \sqrt{\frac{1}{2}}$$

にほぼ等しく、nが奇数の整数であり、λが前記第1の  
誘電体層における光の波長であることを特徴とする請求  
項7に記載の発光デバイス。

【請求項11】 前記第1の誘電体層の厚さが

$$\frac{n\lambda \sin \theta}{4}$$

にほぼ等しく、nは奇数の整数であり、λは前記第1の  
誘電体層における光の波長であり、θは前記メサ壁と前  
記基板のなす角度の大きさであることを特徴とする請求  
項7に記載の発光デバイス。【請求項12】 前記第1の誘電体層と前記第2の誘電  
体層の各々の組成及び厚さが、前記基板に向かう方向の  
10度から前記基板から離れる方向の30度までの範囲  
の伝搬角度でメサ壁に入射する光の反射が最大となるよ  
うに選択されることを特徴とする請求項7に記載の発光  
デバイス。【請求項13】 前記第1の誘電体層が、酸化アルミニ  
ウムからなることを特徴とする請求項7に記載の発光デ  
バイス。【請求項14】 前記第2の誘電体層が、酸化チタンか  
らなることを特徴とする請求項13に記載の発光デバイ  
ス。【請求項15】 前記第1の誘電体層と前記第2の誘電  
体層が誘電体層の第1の対を形成し、デバイスがさら  
に、n対の付加的な誘電体層を含み、nが4より小さい  
か又は4に等しいことを特徴とする請求項7に記載の発  
光デバイス。

【請求項16】 基板上にn型層を形成し、

前記n型層上に活性領域を形成し、

前記活性領域上にp型層を形成し、

前記p型層上に銀を含むpコンタクトを形成し、

前記pコンタクトの一部と、前記p型層の一部と、前記  
活性領域の一部と、前記n型層の一部とをエッチング除  
去し、前記n型層の一部を露出させ、前記エッチングに  
よりメサ壁を形成し、前記n型層の前記露出部分上にnコンタクトを形成し、  
前記メサ壁上に高反射性の誘電体スタックを形成する、  
ことを特徴とする発光デバイスを形成する方法。【請求項17】 前記高反射性の誘電体スタックを形成  
することが、

誘電体材料の第1のコンフォーマル層を付着し、

誘電体材料の第1のコンフォーマル層上に誘電体材料の  
第2のコンフォーマル層を付着し、前記pコンタクト及び前記nコンタクトを覆う、前記第  
1のコンフォーマル層及び第2のコンフォーマル層の一

部を除去する、ことを含むことを特徴とする請求項16に記載の方法。

【請求項18】 前記第1のコンフォーマル層及び第2のコンフォーマル層の一部を除去することが、エッチングによる除去からなることを特徴とする請求項17に記載の方法。

【請求項19】 前記第1のコンフォーマルの層及び第2のコンフォーマルの層の一部を除去することが、リフトオフによる除去からなることを特徴とする請求項17に記載の方法。

【発明の詳細な説明】

【0001】

【従来の技術】半導体発光ダイオード(LED)は、現在利用可能な光源の中で最も効率的な光源である。可視スペクトル領域で作動可能な高輝度LEDの製作において現在関心がもたれている材料系は、III-V族半導体、特に、III族窒化物材料とも呼ばれるガリウム、アルミニウム、インジウム及び窒素の、2元、3元及び4元合金を含むものである。典型的には、III族窒化物デバイス、有機金属化学気相成長法(MOCVD)、分子線エビタキシャル法(MBE)、或いは他のエビタキシャル技術により、サファイア、炭化ケイ素、又はIII族窒化物の基板上にエビタキシャル成長される。これら基板のいくつかは、絶縁性又は低導電性である。このような基板上に半導体結晶を成長させて製作されるデバイスは、デバイスの同じ側にエビタキシャル成長された半導体に、正と負の両方の極性の電気コンタクトを有しなければならない。これとは対照的に、導電性基板上に成長される半導体デバイスは、一方の電気コンタクトがエビタキシャル成長された材料の上に形成され、もう一方の電気コンタクトが基板の上に形成されるように製作することができる。しかしながら、導電性の基板上に製作されるデバイスはまた、LEDチップからの光の取出しが向上するように、チップの電流容量が向上するように、又はLEDダイのヒートシンク性が向上するようにするために、エビタキシャル材料がフリップチップ構造で成長されたデバイスの同じ側に両方のコンタクトを有するように設計することができる。

【0002】

【発明が解決しようとする課題】効率的なLEDデバイスを製作するためには、半導体接合のp型及びn型側に適切な極性の電気キャリアが注入され、それらが再結合して光を生じるように、コンタクトを互いに電氣的に分離する必要がある。図1は、典型的なIII族窒化物LEDデバイスを示す。例えば、n層12と、活性領域13と、p層14を含む半導体層が、基板11上にエビタキシャル成長される。pコンタクト15とnコンタクト17が、上述のようにデバイスの同じ側に形成される。pコンタクト15とnコンタクト17の間の電氣的隔離は、デバイスの中で最上層からその下にあるn層まで延

びるメサ構造18をエッチングし、pコンタクト15とnコンタクト17を別個に形成することで達成される。このLEDは、典型的にははんだバンプによりLEDがマウントされるようになったサブマウントを含むサブマウント組立体22に取り付けられる。はんだバンプは、サブマウントとLEDとの間に隙間を与える。次いで、結合されたLED及びサブマウント組立体は、通常は、高屈折率のゲル又はエポキシにより包み込まれる。

【0003】高屈折率のゲル又はエポキシは、デバイスの中で発生した光がサファイア基板を通して取り出されることから、サファイア基板の屈折率に可能な限り近似するように選択される。屈折率の差によって、2つの材料間の界面に光が入射する際に、どれだけの量の光が該界面で反射されるか、及び、どれだけの量の光が該界面を通り抜けるかが決まる。屈折率の差が大きくなるほど、多くの光が反射する。従って、サファイア基板とデバイスを包む高屈折率のゲルとの間の屈折率の差が小さいことは、デバイスの中で発生してサファイア基板の射出面に到達する光のほとんどが、デバイスから取り出されることを保証するものとなる。

【0004】活性領域13内ではフォトンが効率良く生じるが、一つには半導体層の高い屈折率のために、該フォトン半導体からLEDパッケージ内へ及び外界へ取り出すことは困難である。例えば、Windisch他著「Applied Physics Letters」第74巻第16号(1999年)2256ページを参照されたい。エビタキシャル半導体内で生じたフォトン、半導体と基板11の間の界面、半導体とサブマウント組立体22の高屈折率のゲルとの間に位置するメサ壁18の界面、或いは、半導体と金属コンタクトの間の界面の、何れにも入射する。これら3つの界面の何れにも入射するフォトン、材料の屈折率の段差に直面する。このような屈折率の段差により、このような界面に入射する光線20は、透過部分20aと反射部分20bとに分けられる。メサ壁18から外に透過した光(すなわち部分20a)を、デバイスの外の有効な方向に向けることはできず、それゆえ、メサ壁18での透過による光の損失は、半導体LEDにおける光抽出効率の低さの原因となる。

【0005】高屈折率のゲルでデバイスを包み込むと、コンタクト間の半導体領域とサブマウント組立体との間に位置するメサ壁18の界面において、屈折率の小さな差が生じる。これにより、この領域に入射する光の多くがサブマウント組立体の方向に透過して、著しい光学的損失が生じる。上述のように、この領域においてサブマウント組立体の方向に取り出された光をパッケージから効率的に取り出すことはできず、それどころか、光はサブマウントに入射しそこで吸収される。図1に示すようなデバイス上のコンタクト間におけるデバイス領域は、全領域の10パーセントと推定される。この領域は、メ

サ壁と、各コンタクトの縁部とメサ壁との間に位置する基板に平行な半導体材料の小部分を含む。このような損失を減少させる方法は、基板に平行なコンタクト間の領域が減少するように、自己整合メタライゼーションを行い、製造誤差を厳しくすることのようなウェーハ製作技術の使用を含む。このようなウェーハ製作技術は、信頼性向上の問題や、製作の困難さなどのような他の問題を生じることになる。さらに、サファイア上に成長され高屈折率のゲルに包み込まれたIII族窒化物LED構造の3-D光線追跡モデリングにより、LEDチップからこの望ましくない方向に取り出された光の大部分は、エピタキシャル半導体を成長させた基板面に平行に延びるエピタキシャル材料のいずれかの表面からではなく、メサ壁を通して失われることが示されるので、ウェーハ製作技術は損失を著しく減少させるものとはならない。メサ壁で取り出される光は、LED内で生じる光のおよそ15%であり、厳密な数字は、多くの因子の中でもとりわけメサ壁の高さと角度に左右される。

【0006】光がデバイスを通して伝搬する際に、光は減衰する。減衰は、半導体内の全ての箇所で起こる可能性があるが、例えば、半導体と基板の間の界面、半導体とコンタクトの間の界面、活性領域、及び、第1半導体層と基板の間に位置するいずれの核生成層においても最大となることがある。光がさらに伝搬すると、さらに減衰が起こる。基板に対する伝搬の角度が大きな角度 $\beta$ で半導体を通過する光線は、小さな角度 $\beta$ の光線と比較して、基板と平行に分解された半導体中の与えられた距離を進むのに、より長い経路を必要とする。光線が反射するたびに、伝搬角度の符号が反転する。例えば、角度 $\beta$ で伝搬する光線は、反射すると角度 $-\beta$ で伝搬するようになる。大きな角度 $\beta$ の光線は、活性領域を多数回通過し、種々の界面（そして特に半導体/pコンタクト界面と、半導体/基板界面）において多数回反射する。光線は、反射する毎にさらに減衰する。それゆえ、このような光線は、浅い角度 $\beta$ で進む光線よりも、x方向の単位伝搬距離当たり多くの減衰が起こりやすい。従って、メサ壁に入射する光束（光強度）のほとんどは、該メサ壁に浅い角度 $\beta$ で入射するようになる。

【0007】図2は、伝搬角度 $\beta$ の関数としての、メサ壁上の光束分布のモデルを示す。コンタクトにおいて幾らかの吸収のあるデバイス、例えば、アルミニウムpコンタクトを有するデバイスについては、メサに入射する全光束の70%又はそれ以上が、角度 $-10^\circ < \beta < 30^\circ$ で入射する。理想的なデバイス、すなわち、純銀のpコンタクトのような高反射性のpコンタクトを有するデバイスについては、これと同じ角度の範囲内でメサ壁に入射する光束の割合は、約60%に低下する。

【0008】従って、特に、基板に対して $-10$ から $30$ 度までの間の角度で入射する光のメサ壁での損失を最小限にするLED構造が必要である。

【0009】

【課題を解決するための手段】本発明の一実施形態において、フリップチップLEDのメサ壁上に高反射性の誘電体スタックが形成される。誘電体スタックの層は、基板に向かう方向の $10$ 度から基板から離れる方向の $30$ 度までの範囲の角度で入射する光の反射が最大になるように選択される。誘電体スタックは、低屈折率層と高屈折率層との交互層からなる。いくつかの実施形態において、LEDは、銀を含むpコンタクトを有するIII族窒化物デバイスであり、メサ壁に隣接する誘電体スタックの層は、GaNに比べて低い屈折率を有し、低屈折率の層は、 $Al_2O_3$ である。

【0010】

【発明の実施の形態】本発明によると、フリップチップLEDのメサ壁は、2つ又はそれ以上の異なる屈折率の誘電体材料の交互層である高反射性（HR）誘電体スタックで被覆される。HRスタックは、LEDチップ内で被覆されたメサ壁に入射するように案内された光の大部分を反射し再指向させ、基板を通してLEDから効果的に光を取り出すことができるようにすることによって、メサ壁を通して失われる光を減少させる。メサ壁上にHRスタックを使用すると、チップの設計と製作に付加される複雑さは最小限で、LEDフリップチップからの抽出効率が向上する。

【0011】図3Aに、本発明の一実施形態を示す。nコンタクト17からpコンタクト15を隔てるメサ壁上に、HRスタック21が形成される。メサ壁は通常、基板の平面に対して約 $35$ 度から $55$ 度の角度で形成される。HRスタック21は、いくつかの区分された誘電体層を含む。HRスタック21には、半導体層12、13及び14と比べて低い屈折率の誘電体層（層21a及び層21c）と、この低い屈折率の層と比べて高い屈折率の誘電体層（層21b）とが交互に形成される。高い屈折率の層は、一般に2.1より高い、通常は2.1から2.7までの範囲の屈折率を有する。低い屈折率の層は、一般に1.8より低い、通常は約1.35から1.8までの範囲の屈折率を有する。1.8から2.1までの間の屈折率を有する材料は、HRスタックに使用される他の材料の組成に応じて、高屈折率層又は低屈折率層のいずれにも使用できる。これらの層は、HRスタック上に入射した光の反射が最大となるように設計された屈折率の差を生じるように選択される。一実施形態において、半導体層12、13及び14は、高い屈折率を有するIII族窒化物材料である。従って、半導体層12、13及び14に隣接するHRスタック層である誘電体層21aは、低い屈折率を有する。低屈折率の材料と高屈折率の材料とが交互する結果として、HRスタックはメサ壁に入射する光に対して高い反射性のものとなる。

【0012】HRスタック層21は、基板面に対して $-10$ 度から $30$ 度までの範囲の角度でメサ壁に入射する

光線に、最大の反射性を与えるように選択され配置される。低屈折率(RI)の層21a、21cは、例えば、ケイ素の酸化物、窒化物、及び酸窒化物と、アルミニウムの酸化物と、リチウム、カルシウム及びマグネシウムのフッ化物と、別の材料との合金にされた又は別の材料がドーブされたこれら材料を含む他の材料である。高RI層21bは、例えば、チタン、ジルコニウム、タンタル、及びマンガンの酸化物、硫化亜鉛、約2.1より高い屈折率を有するIII族窒化物材料、及び別の材料との \*

\*合金にされた又は別の材料がドーブされたこれら材料を含む他の材料である。高屈折率層又は低屈折率層のいずれかであると考えられる層は、例えば、ハフニウム、スズ、又はアンチモンの酸化物、約2.1より低い屈折率を有するIII族窒化物材料、及び、別の材料との合金にされた又は別の材料がドーブされたこれら材料を含む他の材料である。表1は、例示的な半導体層、低屈折率層、及び高屈折率層の屈折率を示す。

【0013】表1

層の種類	材料	屈折率
半導体	GaN	2.4
低RI	酸化アルミニウム	1.60-1.77
	酸化ケイ素	1.41-1.55
	フッ化カルシウム	1.43
	フッ化マグネシウム	1.39
	フッ化バリウム	1.3
	氷晶石 (Na <sub>3</sub> AlF <sub>6</sub> )	1.35
	フッ化セリウム	1.63
	フッ化ランタン	1.59
	フッ化鉛	1.75
	フッ化ネオジム	1.61
	フッ化トリウム	1.52
	フッ化イットリウム	1.5
	酸化タングステン	1.7
高RI	酸化チタン	2.49-2.90
	酸化ジルコニウム	2.13-2.20
	酸化マンガン	2.46
	硫化亜鉛	2.36
	酸化クロム	2.5
	セレン化亜鉛	2.58
	酸化ニオブ	2.3
	酸化インジウム	>2.2
	酸化タンタル	2.1
高RI又は低RIのいずれか	酸化スズ	2
	窒化アルミニウム	2.0
	酸化アンチモン	2.1
	酸化イットリウム	1.85
	一酸化ケイ素	1.8-1.9
	酸化セリウム	1.95
	酸化ハフニウム	1.9

【0014】いくつかの実施形態において、HRスタック21の個々の層は、

$$\frac{n\lambda}{4} \sqrt{\frac{1}{2}}$$

の厚さを有し、ここで、 $\lambda$ は、個々の層における伝搬光の波長であり、 $n$ は、奇数の整数である。 $n$ は、どのような奇数の整数でもよいが、 $n$ が1、3、5又は7に等

しい実施形態は、製作が最も簡単である。波長は、

$$\lambda = \frac{(RI)c}{f}$$

により与えられる、層の材料の屈折率の関数であり、ここで、RIは、材料の屈折率であり、 $c$ は、真空中での光の速度であり、 $f$ は、光の周波数である。与えられた周波数の光は、全てが異なる屈折率を有する種々の半導

体層中、空气中、及び種々の誘電体層中において異なる波長を有する。

【0015】いくつかの実施形態において、HRスタック21の個別の層は、

$$\frac{n\lambda \sin \theta}{4}$$

の厚さを有し、ここで、 $\theta$ は、メサ壁と基板のなす角度である。

【0016】HRスタックがHRスタックとして作用するためには、光線31b、32b、33bは全て、材料の界面21a→14で建設的に干渉する必要がある。これらが相殺的に干渉する場合には、スタックは、HRではなくむしろ抗反射性になる。上述の層の厚さは、建設的な干渉が起こるのを可能にする。

【0017】図4は、HRスタック21の2つの層を通る光線35の簡略化された経路を示す。光線35は、半導体層14を通り抜けて、誘電体層21aに入射する。半導体層14と誘電体層21aとの屈折率の段差により、光線35の誘電体層21aを透過する部分31aと反射する部分31bが生じる。透過部分31aは、誘電体層21aを通り抜けて、誘電体層21bに入射する。誘電体層21aと誘電体層21bとの屈折率の段差により、光線31aの透過する部分32aと反射する部分32bが生じる。透過部分32aが次の界面に入射する際に、再び、部分33aが透過し、部分33bが反射する。図4に示すように、HRスタック21は、光線35の一部分（すなわち光線31b、32b及び33b）を反射して半導体層に戻し、この光は該半導体層で効果的に取り出すことができる。光線35の小部分（すなわち光線33a）のみが、光を有効に取り出すことができな

い方向に失われる。

【0018】通常は、LED30は、SiC、サファイア、又はIII族窒化物の基板上に形成されたフリップチップデバイスである。pコンタクト15は、銀、高反射性の銀合金、銀を含む金属の多重スタック、又は銀ではない他のいずれか適当なコンタクトとすることができる。pコンタクトが銀を含む実施形態において、エピタキシャル層と接触するHRスタック層を含む低RI層は、通常は酸化アルミニウムであり、デバイスの動作中におけるデバイスの他の層への又は他の層を横切る銀のマイグレーションを抑制するので、pコンタクトとnコンタクトの間、又はpn接合における短絡が減少し、デバイスの信頼性が向上する。pコンタクトが銀を含む実施形態では、シリコンの酸化物を含む低RI層は、このような酸化物が存在するとデバイスの動作中における銀のマイグレーションが増進されることがあるので敬遠される。

【0019】図3Bに示すようないくつかの実施形態において、HRスタック21の上層は反射性の金属であるが、HRスタック21を反射性にするために上層として

金属が必要とされるというわけではない。反射性金属の上層は、pコンタクト又はnコンタクトの一部を形成することができ、選択されたコンタクトの電流容量を向上させるために、他のコンタクトと重ね合わせることができる。図3Bにおいて、nコンタクト17は、HRスタックの上に重なる。図3Bの左側において、nコンタクトの一部がpコンタクトの一部の上に重なる。このような実施形態では、誘電体層が、デバイス寿命中のpコンタクトとnコンタクトの重なり部分間での短絡を防ぐように、HRスタックに少なくとも1層の高品質の誘電体層を付着する必要がある。

【0020】図5Aから図5Dは、本発明の実施形態に係るLEDの製作を示す。図5Aを参照すると、SiC、サファイア、III族窒化物、又は他のいずれか適当な基板のような基板11の片側又は両側を研磨し、次いで種々の洗浄剤で処理する。次いで、GaNベースの半導体層を、基板上に成長させる。基板を反応器内に配置し、トリメチルガリウム及びアンモニア等のような、反応して基板の表面にエピタキシャルGaNを形成する前駆ガスを導入する。層13及び14を形成するために、トリメチルインジウム又はトリメチルアルミニウムのような他の気体を加える。次いで、半導体層の全表面上に、後でpコンタクトを形成することになるメタライゼーション15を付着させ、pコンタクト・メタライゼーションを残す領域に、フォトレジスト16を付着させる。メタライゼーション15は、例えば、銀、酸化ニッケル/金、アルミニウムの薄い反射層で覆われたニッケル/金、或いは、他のいずれか適当なpコンタクト金属とすることができる。パターン16は、例えば、ポジ型フォトレジスト又はネガ型フォトレジストとすることができる。

【0021】図5Bにおいて、メタライゼーション層15、p層14、活性層13、及びn層12の、パターン16で被覆されていない部分を、例えば反応性イオンエッチングによりエッチング除去する。ウェットエッチングのような他のエッチングを使用することもできる。エッチング工程により、その上にHRスタックが形成されるメサ壁18が形成される。メサ壁の角度は、n層12を露出するために使用されるエッチングの種類によって調整することができる。反応性イオンエッチングにより、メサ壁と基板のなす角度が約35度から約55度までのメサ壁が形成される。エッチングの化学的方法とエッチング条件の変更により、メサ壁の角度は変化する。

【0022】銀のpコンタクトを使用する場合には、TiW、TiWN、或いは他のいずれか適当な材料の薄い拡散障壁100を銀の上に配置して、デバイスの他の領域への銀のマイグレーションを防ぐことができる。拡散障壁層の組成は、銀のマイグレーションに対する障壁として電気伝導度と有効性が最適となるように選択される。ガードシートの窒素含有量が増加するにつれて、拡

散障壁は、導電性が低くなるが、銀のマイグレーションに対する障壁性は向上する。更に、銀のpコンタクトを使用する場合は、銀と半導体の間に薄い密着層を付着して、銀と半導体の密着性を向上させることができる。密着層は、例えば、Ni、Co又はTiとすることができる。

【0023】メサ壁をエッチングした後、最終的にnコンタクトを形成する金属層を付着させ、次いでパターン形成し、除去することによりn層12の露出部分上にnコンタクト17を形成する。nコンタクト17は、例

えば、アルミニウムとすることができる。  
【0024】次いで、図5Cに示すように、メサ壁上にHRスタック21を形成する。HRスタックの各誘電体層をコンフォーマル層として付着させ、HRスタックがメサ壁18のみを覆うように、pコンタクト15及びnコンタクト17上のHRスタックの部分をエッチングにより除去する。

【0025】次いで、図5Dに示すようにデバイスを基板上に取り付ける。pコンタクト15及びnコンタクト17上のはんだバンプ受け入れ領域に濡れ性の金属50を付着させることにより、はんだバンプパターンを形成する。次いで、はんだバンプ51によりデバイスにサブマウント52を結合する。はんだコンタクトは、LEDに電氣的接触を与え、LEDにより生じた熱をチップから放散させる。

【0026】本発明は、いくつかの利点を提供する。フリップチップデバイスのメサ上のHRスタックは、製作が簡単であり、有効方向の光抽出を向上させる。加えて、他の形式の反射性メサ被覆とは異なり、HRスタックは、特定の入射角の光に対して高い反射性を有するように設計できる。例えば、メサに付着された金属層、又は誘電体/金属の二重層は、広範囲の入射角に対して高い反射性を与えることができる。しかしながら、上述のLEDフリップチップの場合は、メサに入射する光束の大部分が、かなり狭い範囲内の角度(−10度から+30度までの角度β)で入射する。HRスタックを、選択された入射角の範囲において、金属層、又は誘電体/金属の二重層よりも高い反射性を有するように設計することができる。例えば、H. A. マクリードによるThin Film Optical Coatingsを参照されたい。

【0027】本発明の特定の実施形態を示し、説明してきたが、その広い態様において本発明から逸脱すること

なく変更及び修正を加えることができ、したがって、特許請求の範囲は、本発明の真の精神及び範囲に属するような変更及び修正の全てを包含することが、当業者には明らかであろう。例えば、本発明は、上述のGaNベースのデバイスに限定されるものではない。さらに、上述のエッチングではなく、リフトオフ工程により金属及び誘電体を形成することができる。また、メサ(活性層、p層、及び、n層の下にある部分)は、エッチング除去する必要はなく、別の手法として選択的に成長させることもできる。

#### 【図面の簡単な説明】

【図1】フリップチップ発光ダイオードを示す。

【図2】フリップチップLEDのメサ壁上の光束を伝搬角度の関数としてモデル化して示す。

【図3A】本発明の第1の実施形態に係る、LEDのメサ壁上に形成された高反射性の誘電体スタックを示す。

【図3B】本発明の第2の実施形態に係る、LEDのメサ壁上に形成された高反射性の誘電体スタックと共に、該誘電体スタックの上に重なる金属を示す。

【図4】フリップチップLEDのメサ壁上に付着された高反射性の誘電体スタックを通り抜ける光線の進路を示す。

【図5A】製作の一つの段階における本発明の実施形態を示す。

【図5B】製作の一つの段階における本発明の実施形態を示す。

【図5C】製作の一つの段階における本発明の実施形態を示す。

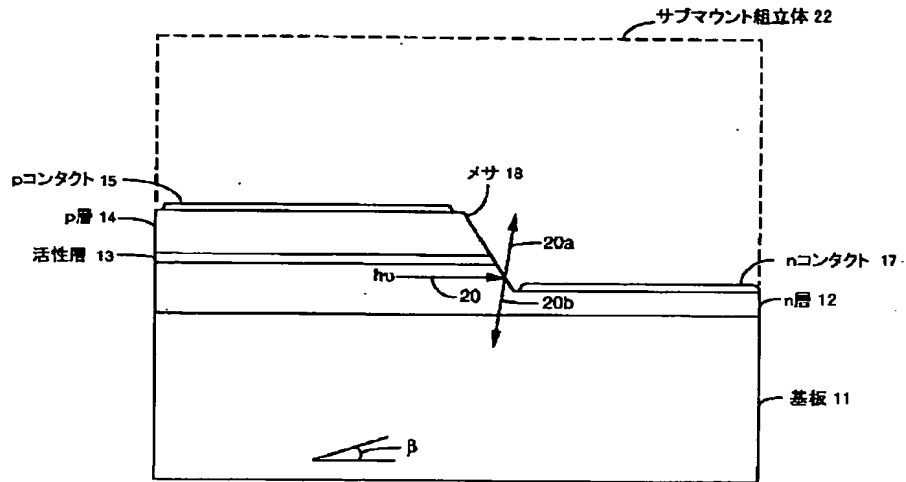
【図5D】製作の一つの段階における本発明の実施形態を示す。

#### 【符号の説明】

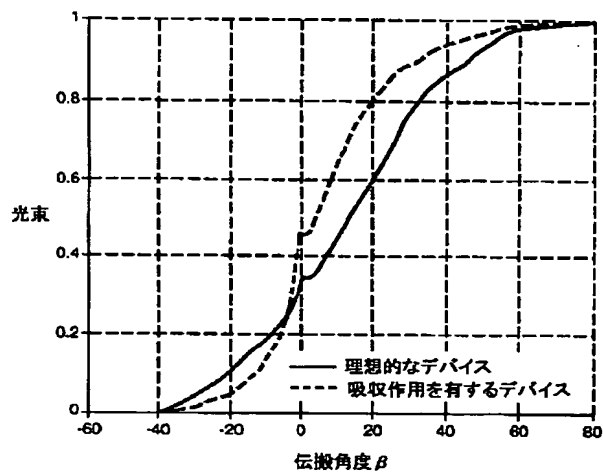
- 11 基板
- 12 n層
- 13 活性層
- 14 p層
- 15 pコンタクト
- 17 nコンタクト
- 18 メサ
- 21 誘電体スタック
- 21a 低RI誘電体
- 21b 高RI誘電体
- 21c 低RI誘電体
- 22 サブマウント組立体



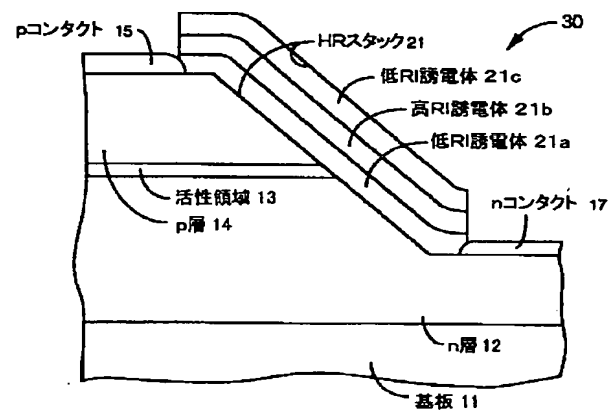
【図1】



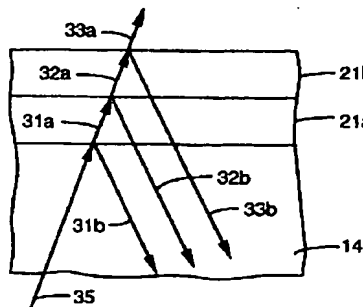
【図2】



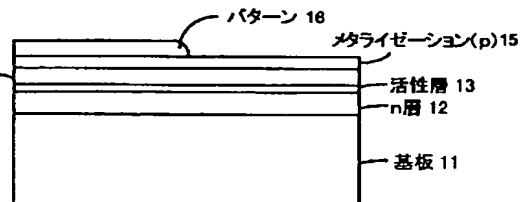
【図3A】



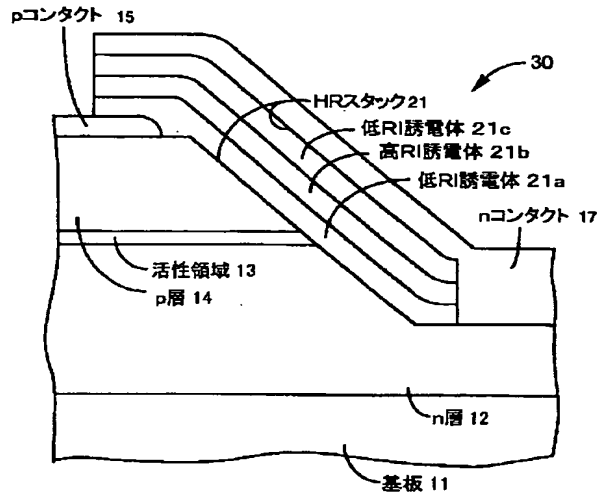
【図4】



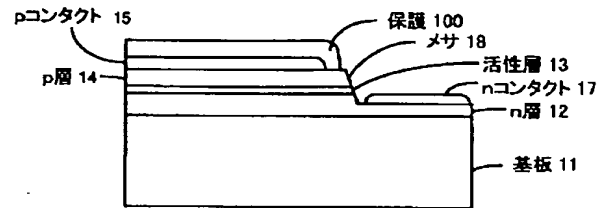
【図5A】



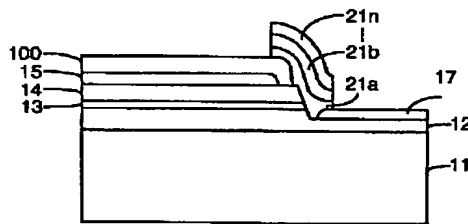
【図3B】



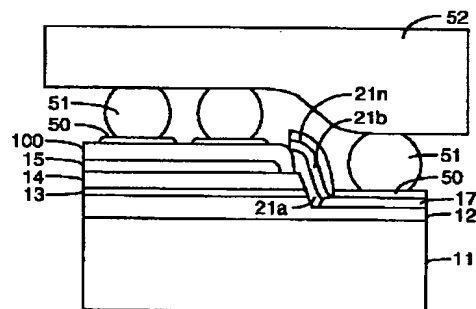
【図5B】



【図5C】



【図5D】



フロントページの続き

(72)発明者 ダニエル アレクサンダー スタイガーウ  
 オルド  
 アメリカ合衆国 カリフォルニア州  
 95014 クーパーティノ ロックウッド  
 ドライヴ 10430-ビー

Fターム(参考) 5F041 AA03 CA04 CA13 CA40 CA74  
 CB11 CB15 DA03 DA04 DA09  
 5F058 BA20 BB01 BC01 BC03 BC07  
 BD02 BD05 BD07